

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-218382

(P2001-218382A)

(43) 公開日 平成13年8月10日(2001.8.10)

(51) Int.Cl.⁷ 識別記号
H 0 2 J 7/02
H 0 1 G 9/155
H 0 2 J 1/00 306

F I テ-ニ-ト(参考)
H 0 2 J 7/02 H 5 G 0 0 3
1/00 3 0 6 L 5 G 0 6 5
H 0 1 G 9/00 3 0 1 Z

審査請求 未請求 請求項の数3 OL (全 5 頁)

(21) 出席番号 特固2000-28492(P2000-28492)

(71)出願人 393013560
株式会社岡村研究所

(22)出願日 平成12年2月7日(2000.2.7)

(71)出願人 神奈川県横浜市南区南太田2丁目19番6号
594086288

株式会社パワーシステム
神奈川県横浜市金沢区福浦1丁目1番地の1

(72)発明者 岡村 達夫
神奈川県横浜市南区南太田2丁目19番6号

(74)代理人 100088041

弁理士 阿部 龍吉 (外7名)

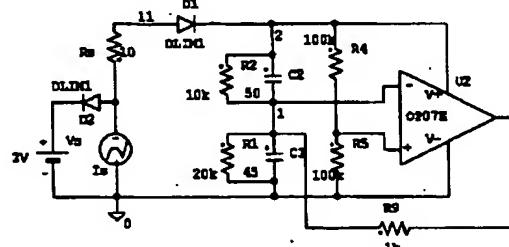
最終頁に続く

(54) [発明の名称] 等化機能を有するキャパシタモジュール

(57)【要約】

【課題】電子回路で低損失に直列に接続された複数のキャパシタの電圧の差を補正できるようにする。

【解決手段】 直列に接続された複数のキャパシタを等化する等化機能を有するキャパシタモジュールであって、直列に接続された2個のキャパシタC1、C2間に制御回路U2、R4、R5、R9を接続し、2個のキャパシタC1、C2の電圧の差に応じて電流を補正し電圧が等しくなるように制御する。制御回路は、漏れ電流の部分だけ等化する回路であり、あるいはOPアンプを使ってリニア回路で2個のキャパシタの電圧を等しくなるように制御する回路である。



【特許請求の範囲】

【請求項1】直列に接続された複数のキャパシタを等化する等化機能を有するキャパシタモジュールであって、直列に接続された2個のキャパシタ間で電圧の差に応じて電流を補正し電圧が等しくなるように制御する制御回路を備えたことを特徴とする等化機能を有するキャパシタモジュール。

【請求項2】前記制御回路は、漏れ電流の部分だけ等化する回路であることを特徴とする請求項1記載の等化機能を有するキャパシタモジュール。

【請求項3】前記制御回路は、OPアンプを使ってリニア回路で2個のキャパシタの電圧を等しくなるように制御する回路であることを特徴とする請求項1記載の等化機能を有するキャパシタモジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、直列に接続された複数のキャパシタを等化する等化機能を有するキャパシタモジュールに関する。

【0002】

【従来の技術及び発明が解決しようとする課題】キャパシタを直列にした蓄電装置では、各キャパシタの静電容量及び漏れ電流の不均一さによって生じる分担電圧の差が問題となっていた。これによるキャパシタの損壊を防ぐため、安全なレベルまで使用電圧を下げれば、蓄電容量はよく知られた $C \propto V^2 / 2$ の性質から電圧の二乗に比例してしまい、蓄電能力が大幅に低下してしまう。

【0003】このような問題を解決する手段として、発明者はいくつかの「並列モニタ」と呼ばれるキャパシタの充電状態を監視し制御する手段とその特別な制御方法を提案してきた（例えば特願平10-324743号、特願平11-9974号、岡村禎夫著「電気二重層キャパシタと蓄電システム」日刊工業新聞社1999年3月31日初版第1刷発行、p145~159参照）。

【0004】しかし、これまでの方法は、①キャパシタの静電容量のバラツキと、②漏れ電流の不均等という2つの原因によって生じるキャパシタ電圧の不均等を、両方とも完全に解決しようと/orしていたため、回路や制御が複雑になったり、急速な等化の際に一時的な発熱が生じたりする問題があった。

【0005】近年のキャパシタの製造技術の進歩に伴い、キャパシタの静電容量の個々のバラツキや使用期間中の劣化による静電容量の低下は極めて少なく制御できるようになりつつある。しかし、キャパシタ個々の漏れ電流については、温度変化を含む種々の使用条件でバラツキを10%以下といった微少範囲内に品質管理するには相変わらず困難である。

【0006】

【課題を解決するための手段】本発明は、上記課題を解決するものであって、電子回路で低損失に直列に接続さ

れた複数のキャパシタの電圧の差を補正できるようにするものである。

【0007】そのために本発明は、直列に接続された複数のキャパシタを等化する等化機能を有するキャパシタモジュールであって、直列に接続された2個のキャパシタ間で電圧の差に応じて電流を補正し電圧が等しくなるように制御する制御回路を備えたことを特徴とし、前記制御回路は、漏れ電流の部分だけ等化する回路であり、OPアンプを使ってリニア回路で2個のキャパシタの電圧を等しくなるように制御する回路であることを特徴とするものである。

【0008】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しつつ説明する。図1は本発明に係る等化機能を有するキャパシタモジュールの実施の形態を説明するための図、図2は図1に示す回路による動作をシミュレーションプログラム（SPICE）で解析した結果を示す図である。図中、C1、C2はキャパシタ、U2はOPアンプ、D1、D2はダイオード、Isは電流源、Vsは電圧源、R1、R2、R4、R5、R9、Rsは抵抗を示す。

【0009】図1において、直列に接続したキャパシタC1、C2に対して、本発明に係る等化機能を有するキャパシタモジュールは、抵抗R4、R5、R9とOPアンプ（演算増幅器）U2からなる漏れ電流の補償回路（制御回路）を備え、補償回路は、キャパシタC1、C2に蓄積された電力で作動し、キャパシタC1、C2相互の電圧を比較してその差を微少な電流によって補正するように動作し、漏れ電流の部分だけ等化する。つまり、大きな電流によって補正すると、発熱等が解消できないという問題が残るが、徐々に電圧の差がなくなる方向に電流を補正するものである。その検証のために、図1では、キャパシタC1、C2の静電容量を異なるものとし、漏れ抵抗を模擬するため抵抗R1、R2を並列に接続して、その値はそれぞれ10kΩ、20kΩと2倍の差をつけている。抵抗R4、R5は、キャパシタの漏れ抵抗R1、R2より十分大きな同一の値の抵抗であり、OPアンプU2は、非反転入力を抵抗R4、R5の接続点（2つのキャパシタC1、C2への印加電圧の中点）とし、反転入力をキャパシタC1、C2の接続点として、この2つの入力間の電圧を比較する。OPアンプU2の出力は、比較結果にしたがって、抵抗R9を介して電圧の低い方のキャパシタC1又はC2に対して電流を補うものであり、抵抗R9は、その動作があまり急速に、極端にならないように制限するための抵抗である。

【0010】ダイオードD1から左の電流源Is、電圧源Vs、ダイオードD2、抵抗Rsを含む回路は、充電器で約3Vに達すると定電圧充電となる。OPアンプU2の電源は、キャパシタC1、C2から得られ、充電器が取り外されることがあっても、補償回路は、常にキャ

パシタC1、C2に接続される。現在実用されている有機系電解液を用いた電気二重層キャパシタでは、キャパシタの耐電圧が2.5~3Vであるから、OPアンプU2は、最大5~6V程度の電源電圧のものを使用することができる。

【0011】次に、動作を説明する。OPアンプU2は、2つのキャパシタC1、C2への印加電圧の中点の電圧とキャパシタC1、C2の接続点の電圧とを比較することにより、キャパシタC1、C2のうち電圧の低い方に流れる電流を補う。例えば2つのキャパシタC1、C2への印加電圧の中点の電圧に対して、キャパシタC1、C2の接続点の電圧が低いときは、キャパシタC1の電圧がキャパシタC2の電圧より低い場合であり、OPアンプU2の出力によりキャパシタC1に流れる電流を補い、逆にキャパシタC1、C2の接続点の電圧が高いときは、キャパシタC1の電圧よりキャパシタC2の電圧が低い場合であり、OPアンプU2の出力によりキャパシタC2に流れる電流を補うように動作する。

【0012】この回路の動作としては、あたかも均圧抵抗のようにキャパシタの全放電に至る範囲で動作することが望ましい。現在の集積化されたOPアンプの素子の進歩によって、最低動作電圧1.7Vを保証し、無出力時の消費電流20μA程度のOPアンプが大量生産されている。これらを使用すると回路の動作は、最悪でも1セル当たり0.85Vまで均等な電圧で放電されるから、それ以後のバラツキが例えば20%あっても0.18V程度の差が残るだけとなる。これは、次回使用時に再び等化されるから、大きな支障とはならない。OPアンプの消費電流自体が漏れ電流となる問題も、数100F以上という一般的な実用レベルのキャパシタでは、キャパシタの最小漏れ電流よりも1桁小さい。

【0013】キャパシタC1は残留電圧0.2V、キャパシタC2はゼロ、そして、キャパシタC1の静電容量を10%少なくして、シミュレーションプログラム(SPIKE)で解析すると、その結果を図2に示したように、充電はC1が10%早く、2つのキャパシタの電圧差は充電が完了する6.5ks(キロ秒)あたりまで広がったが、それ以後時間の経過に伴って補正電流の効果で2つのキャパシタの電圧V(1,0)、V(2,1)の差が縮まり、20ksで補正が完了すると、抵抗R9を流れる電流が、定常的な漏れ電流の差分である74μAに低下していることが分かる。

【0014】上記のように本発明は、直列に接続されたキャパシタに蓄積された電力だけで作動しキャパシタ相互の電圧を比較してその差を微少な電流によって補正するように動作する電子回路(OPアンプ)を内蔵し、この電子回路により、アクティブな抵抗を合成しキャパシタの漏れ電流を自動的に等化するものである。キャパシタを直列にした場合に問題となる、漏れ電流の固体差によって生じる残留電圧が不均一になる減少を、均圧抵抗

を用いる場合のように電流を多く流すことなく解決する方法である。キャパシタの漏れ電流を、常時接続された電子回路から供給する微少電流によって自動補正するため、並列モニタに見られる一時的な発熱や外部制御回路とのやりとりがなく、簡潔で安価、しかも均一な直列キャパシタと考えることができるので、使い易くなる。

【0015】図3は図1に示す例を3個のキャパシタの直列回路に適用した例を示す図、図4は図3に示す回路における各部の電圧、電流の推移を示す図である。上記本発明によれば、図3に示すように直列に接続した3個のキャパシタC1、C2、C3のうち、抵抗R4、R5、R9、OPアンプU2からなる2個のキャパシタC1、C2の漏れ電流を比較する回路に対し、抵抗R14、R15、R19、OPアンプU3からなる2個のキャパシタC2、C3の漏れ電流を比較する回路をキャパシタ1個分ずつずらせて重ねることにより同様に適用でき、さらに4個、……と多数のキャパシタを直列に接続した系に同様に適用できる。

【0016】実用上、キャパシタ単セルをまとめたモジュールは、例えば10個のセルを直列にして1つの容器に入れるが、そこに本発明の方式を適用するには、各モジュールの最上部に1個余分のOPアンプ回路を設け、動作しないようにしておく。そして、モジュールを直列にする際に、そのOPアンプを生かして上にくるモジュールの最下段のキャパシタの上端の端子、図3に示す回路ではノード1に接続すればよい。これを上下逆にしても構成可能であるが、モジュールを製造するときしっかりと標準規格を定めておけば、別々に作ったものでも任意にモジュールを直列にし、相互間の電圧配分を均等化することができる。

【0017】図3に示す回路を動作させた場合の各部の電圧、電流の推移を示したのが図4であり、シミュレーションプログラム(SPIKE)でトランジメント解析した結果である。ここで、補正電流が2つあって、抵抗R9を流れる最初の補正電流は1.5ksあたりで定常値に落ちつき、他方抵抗R19を流れる電流は29ksあたりまで流れその後定常的な漏れ電流の補正に入ることが認められる。

【0018】なお、本発明は、上記実施の形態に限定されるものではなく、種々の変形が可能である。例えば上記実施の形態では、OPアンプを使ってリニア回路で2個のキャパシタの電圧を等しくなるように制御したが、スイッチング方式を採用してもよい。また、漏れ電流を補償する場合には、その効果が静電容量のバラツキによる電圧配分を均等化できないが、原理的に電圧均等化方式であるのに「漏れ電流」に留まる原因是補正をOPアンプの出力電流に限定しているからで、大出力にして電圧差を補正できるようにすることにより、等化する対象を漏れ電流だけでなく、静電容量の差を補償できるようにしてもよい。

(4) 001-218382 (P2001-印牌章)

【0019】

【発明の効果】以上の説明から明らかなように、本発明によれば、直列に接続された複数のキャパシタを等化する等化機能を有するキャパシタモジュールとして、直列に接続された2個のキャパシタ間で電圧の差に応じて電流を補正し電圧が等しくなるように制御する制御回路を備えるので、制御回路として、直列に接続されたキャパシタに蓄電された電力だけで作動しキャパシタ相互の電圧を比較してその差を微小な電流によって補正するよう動作する電子回路を内蔵し、キャパシタの漏れ電流を自動的に等化することができる。OPアンプが極めて安価に手に入る現在では、キャパシタの電圧等化が安価に簡単に実現でき、キャパシタの電圧配分の問題が解決され、1個の高電圧キャパシタのように扱える効果は大である。

【図面の簡単な説明】

【図1】 本発明に係る等化機能を有するキャパシタモジュールの実施の形態を説明するための図である。

【図2】 図1に示す回路による動作をシミュレーションプログラム (SPICE) で解析した結果を示す図である。

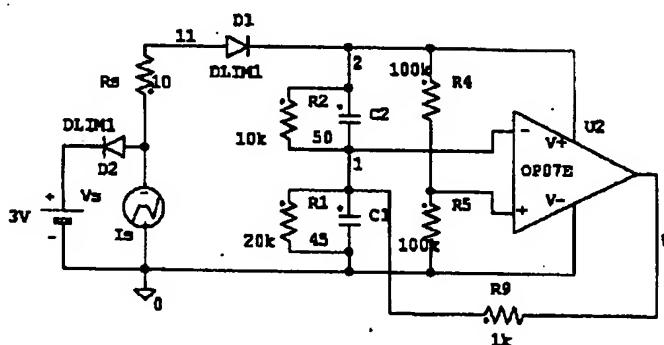
【図3】 図1に示す例を3個のキャパシタの直列回路に適用した例を示す図である。

【図4】 図3に示す回路における各部の電圧、電流の推移を示す図である。

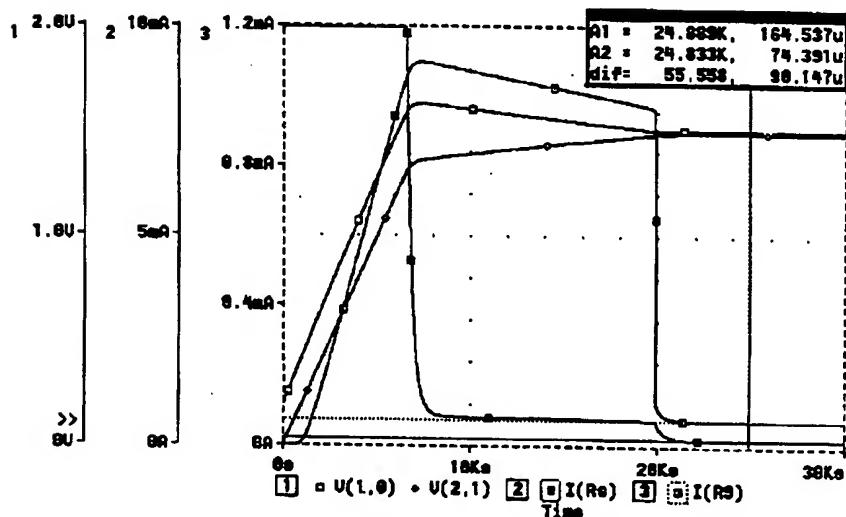
【符号の説明】

C1、C2…キャパシタ、U2…OPアンプ、D1、D2…ダイオード、Is…電流源、Vs…電圧源、R1、R2、R4、R5、R9…抵抗

【図1】

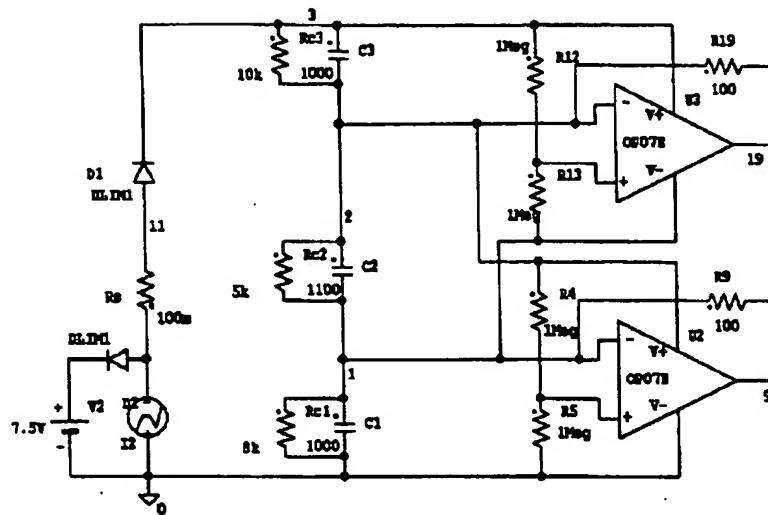


【図2】

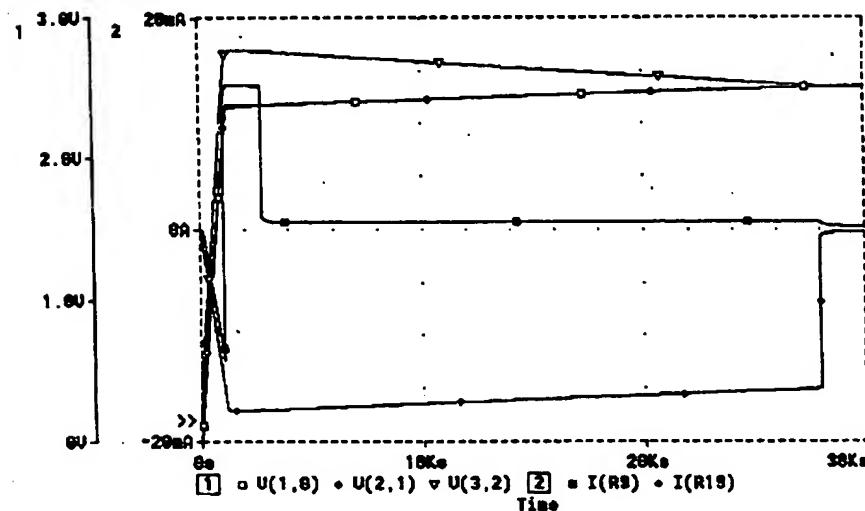


(5) 001-218382 (P2001- 82)

【図3】



【図4】



フロントページの続き

(72)発明者 山岸 政章
 神奈川県横浜市金沢区福浦1丁目1番1号
 株式会社パワーシステム内

Fターム(参考) 5G003 AA04 BA03 CA11 CC02 DA04
 DA15
 5G065 EA02 HA17 JA01 LA01 NA01
 NA02

THIS PAGE BLANK (USPTO)